

DIALOG(R)File 352:Derwent WPI

(c) 2001 Derwent Info Ltd. All rts. reserv.

013039406 \*\*Image available\*\*

WPI Acc No: 2000-211259/200019

XRPX Acc No: N00-158056

Main memory address bus diagnostic procedure in computer system, involves moving diagnostic program loading position to its unused area and diagnosing quality of address bus original loading region

Patent Assignee: PFU KK. (USAE )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11338786	A	19991210	JP 98148493	A	19980529	200019 B

Priority Applications (No Type Date): JP 98148493 A 19980529

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 11338786	A	9	G06F-012/16	

Abstract (Basic): JP 11338786 A

NOVELTY - The quality of the address bus of the unused area (5b) is diagnosed, to which a virtual address space (6) is assigned. The quality of the address bus of the virtual address space is diagnosed. Diagnostic program, loading position is moved to arbitrary positions in unused area and the quality of the address bus of original loading region (5a) is diagnosed. DETAILED DESCRIPTION - INDEPENDENT CLAIMS are also included for the following: main memory address bus diagnostic apparatus; program for diagnosing main memory address bus

USE - In computer system, customer system.

ADVANTAGE - The labor and time of a product test is reduced. The quality of an address bus is diagnosed before the extension of main memory unit in customer system. The address bus is diagnose with minimum area of main memory. DESCRIPTION OF DRAWING(S) - The figure shows the block diagram of the main memory address bus diagnostic apparatus. (5a) Original loading regions; (5b) Unused area; (6) Virtual address space.

Dwg. 1/6

Title Terms: MAIN; MEMORY; ADDRESS; BUS; DIAGNOSE; PROCEDURE; COMPUTER; SYSTEM; MOVE; DIAGNOSE; PROGRAM; LOAD; POSITION; AREA; DIAGNOSE; QUALITY; ADDRESS; BUS; ORIGINAL; LOAD; REGION

Derwent Class: T01

International Patent Class (Main): G06F-012/16

International Patent Class (Additional): G06F-011/22; G06F-013/00

File Segment: EPI

DIALOG(R)File 347:JAPI0

(c) 2001 JPO & JAPI0. All rts. reserv.

06397135 \*\*Image available\*\*

METHOD AND DEVICE FOR DIAGNOSING MAIN STORAGE ADDRESS BUS AND RECORDING  
MEDIUM

PUB. NO.: 11-338786 [JP 11338786 A]

PUBLISHED: December 10, 1999 (19991210)

INVENTOR(s): WAKAI MINORU  
MATSUSHIMA TSUTOMU  
KITANO SHINICHI  
MATSUSHITA HAJIME

APPLICANT(s): PFU LTD

APPL. NO.: 10-148493 [JP 98148493]

FILED: May 29, 1998 (19980529)

INTL CLASS: G06F-012/16; G06F-011/22; G06F-011/22; G06F-013/00

#### ABSTRACT

PROBLEM TO BE SOLVED: To diagnose whether or not each address bus is good with necessary irreducible main storage device constitution in a system where main storage devices are mounted scatteredly by assigning unmounted area addresses to the unused area divisionally several times and diagnosing whether or not the address bus of the unmounted area is good.

SOLUTION: A diagnostic program recognizes an unused area 5b of a mounted area 5 and diagnoses whether or not the address bus of the unused area 5b is good. Then the unmounted area 6 is recognized, addresses of the unmounted area 6 are assigned to the unused area 5b divisionally several times, and the assigned address bus is diagnosed to diagnose whether or not the address bus of the unmounted area 6 is good. Then a diagnostic program loading position is moved to an arbitrary position in the unused area 5b and whether or not the address bus of the former diagnostic program loading area 5a is good is diagnosed. Consequently, whether or not all address buses are good can be diagnosed with the necessary irreducible constitution of the main storage device 4 which is  $\geq 2$  times as large as the diagnostic program capacity.

COPYRIGHT: (C)1999, JPO

?

特開平11-338786

(43) 公開日 平成11年(1999)12月10日

(51) Int.Cl. <sup>6</sup>	識別記号	F I
G 0 6 F 12/16	3 3 0	G 0 6 F 12/16 3 3 0 C
11/22	3 1 0	11/22 3 1 0 A
	3 7 0	3 7 0 E
13/00	3 0 1	13/00 3 0 1 T

審査請求 未請求 請求項の数7 OL (全 9 頁)

(21) 出願番号 特願平10-148493

(22) 出願日 平成10年(1998) 5月29日

(71) 出願人 000136136

株式会社ビーエフユー

石川県河北郡宇ノ気町宇野気ヌ98番地の  
2

(72) 発明者 若井 稔

石川県河北郡宇ノ気町宇野気ヌ98番地の  
2 株式会社ビーエフユー内

(72) 発明者 松島 勲

石川県河北郡宇ノ気町宇野気ヌ98番地の  
2 株式会社ビーエフユー内

(72) 発明者 北野 真一

石川県河北郡宇ノ気町宇野気ヌ98番地の  
2 株式会社ビーエフユー内

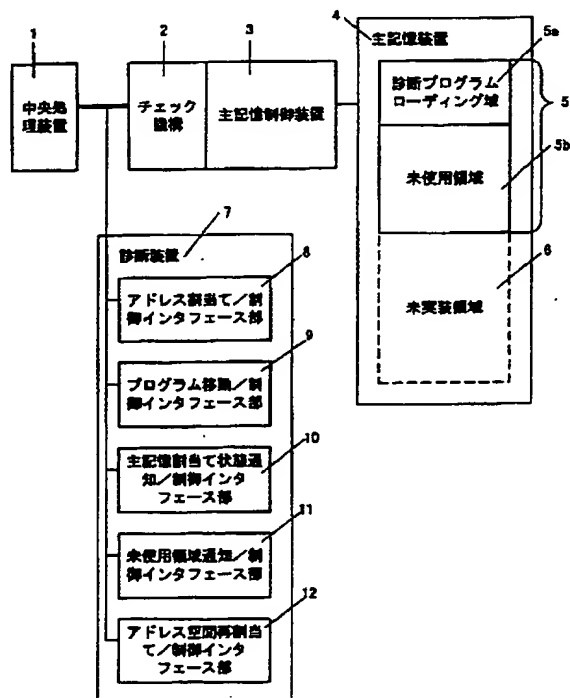
最終頁に続く

(54) 【発明の名称】 主記憶アドレスバス診断方法およびその診断装置並びに記録媒体

## (57) 【要約】

【課題】 本発明は主記憶装置の歯抜け実装のできないシステムにおいて、必要最小限の主記憶装置構成で全てのアドレスバスが診断できる主記憶アドレスバス診断方法およびその診断装置並びに記録媒体を提供する。

【解決手段】 本発明では、主記憶装置の未使用領域のアドレスバスの良否をまず診断し、ついで、未実装領域のアドレスを未使用領域に何回かに分けて割り当てて未実装領域のアドレスバスの良否を診断し、さらに診断プログラムローディング位置を未使用領域の任意の位置に移動させて元の診断プログラムローディング域のアドレスバスの良否を診断する。



## 【特許請求の範囲】

## 【請求項1】中央処理装置（1）、主記憶制御装置

（3）、主記憶装置（4）、診断装置（7）を持つシステムの主記憶装置（4）をアクセスする全てのアドレスバスを診断する主記憶アドレスバス診断方法において、主記憶装置（4）の未使用領域（5b）のアドレスバスの良否を診断し、

ついで、未実装領域（6）アドレスを未使用領域（5b）に何回かに分けて割り当てて未実装領域（6）のアドレスバスの良否を診断し、診断プログラムローディング位置を未使用領域（5b）の任意の位置に移動させて元の診断プログラムローディング域（5a）のアドレスバスの良否を診断する、

ことを特徴とする主記憶アドレスバス診断方法。

【請求項2】上記主記憶アドレスバス診断方法において、

主記憶装置（4）の実装領域（5）と未実装領域（6）との認識を主記憶割当て状態通知／制御インタフェース部（10）で実行し、

実装領域（5）内の未使用領域（5b）の認識を未使用領域通知／制御インタフェース部（11）で実行し、診断プログラムの診断対象とする仮想アドレス空間を未使用領域（5b）の主記憶アドレス空間に再割当てする処理をアドレス空間再割当て／制御インタフェース部（12）で実行し、

未使用領域（5b）のアドレスバスの良否を診断し、ついで、未使用領域（5b）に未実装領域（6）のアドレスを未使用領域サイズ内の所定サイズ分、割り当てるための割当てをアドレス割当て／制御インタフェース部（8）で実行し、

診断プログラムで診断対象とする仮想アドレス空間をその割り当てられた主記憶アドレス空間に、再割当てする処理をアドレス空間再割当て／制御インタフェース部（12）で実行し、

割り当てられた主記憶アドレス空間のアドレスバスの良否を診断し、

さらに、未使用領域（5b）へ未実装領域（6）の次の所定サイズ分を割り当てるための割当てと診断プログラムの診断対象とする仮想アドレス空間をその割り当てられたアドレス空間に再割当てする処理をそれぞれ同様に、アドレス割当て／制御インタフェース部（8）とアドレス空間再割当て／制御インタフェース部（12）とで実行し、診断プログラムでその割り当てられたアドレス空間を診断し、これを未実装領域（6）の最終アドレスに至るまで繰り返し実行することで、未実装領域（6）のアドレスバスの良否を診断し、

また、未使用領域（5b）のアドレスを当初のアドレスに戻す処理をアドレス割当て／制御インタフェース部（8）で実行し、

診断プログラムローディング位置を未使用領域（5b）

内の任意の位置へ移動する処理をプログラム移動／制御インタフェース部（9）で実行し、

診断プログラムの診断対象とする仮想アドレス空間を主記憶の診断プログラムの元のローディングアドレス空間に再割当てする処理をアドレス空間再割当て／制御インタフェース部（12）で実行し、

診断プログラムの元のローディング域（5a）のアドレスバスの良否を診断する、

ことを特徴とする請求項1に記載の主記憶アドレスバス診断方法。

【請求項3】主記憶制御装置（3）にパリティまたはECCのチェック機構（2）を持つ場合において、診断プログラムによる主記憶装置（4）へのテストデータの書き込み時にエラーを検出する、

ことを特徴とする請求項2に記載の主記憶アドレスバス診断方法。

【請求項4】主記憶制御装置（3）にパリティまたはECCのチェック機構（2）を持つ場合において、診断プログラムによる主記憶装置（4）からの読み込み時にエラーを検出する、

ことを特徴とする請求項2に記載の主記憶アドレスバス診断方法。

【請求項5】中央処理装置（1）、主記憶制御装置

（3）、主記憶装置（4）、診断装置（7）を持つシステムの主記憶装置（4）をアクセスする全てのアドレスバスを診断する主記憶アドレスバス診断装置において、主記憶装置（4）のアドレス割当てを行うアドレス割当て／制御インタフェース部（8）と、

診断プログラムローディング位置を任意の主記憶アドレス位置へ移動する処理を行うプログラム移動／制御インタフェース部（9）と、

主記憶装置（4）の実装領域（5）、未実装領域（6）の認識処理を行う主記憶割当て状態通知／制御インタフェース部（10）と、

実装領域（5）のうち未使用領域（5b）の認識処理を行う未使用領域通知／制御インタフェース部（11）と、

診断プログラムの診断対象とする仮想アドレス空間をその仮想アドレスを変えることなく任意の主記憶アドレス空間に再割当てする処理を行うアドレス空間再割当て／制御インタフェース部（12）と、

を備えたことを特徴とする主記憶アドレスバス診断装置。

【請求項6】中央処理装置（1）、主記憶制御装置

（3）、主記憶装置（4）、診断装置（7）を持つシステムの主記憶装置（4）をアクセスする全てのアドレスバスの診断を実現するプログラムを格納する記録媒体において、

コンピュータに、

主記憶装置（4）の未使用領域（5b）のアドレスバス

の良否を診断する手順と、

未実装領域（６）アドレスを未使用領域（５ｂ）に何回かに分けて割り当てて未実装領域（６）のアドレスバスの良否を診断する手順と、

診断プログラムローディング位置を未使用領域（５ｂ）の任意の位置に移動させて元の診断プログラムローディング域（５ａ）のアドレスバスの良否を診断させる手順とを実行するためのプログラムを記録したコンピュータ読み取り可能な記録媒体。

【請求項７】前記記録媒体において、

主記憶装置（４）の実装領域（５）と未実装領域（６）との認識を主記憶割当て状態通知／制御インタフェース部（１０）で実行する手順と、

実装領域（５）内の未使用領域（５ｂ）の認識を未使用領域通知／制御インタフェース部（１１）で実行する手順と、

診断プログラムの診断対象とする仮想アドレス空間を未使用領域（５ｂ）の主記憶アドレス空間に再割当てする処理をアドレス空間再割当て／制御インタフェース部（１２）で実行する手順と、

未使用領域（５ｂ）のアドレスバスの良否を診断する手順と、

ついで、未使用領域（５ｂ）に未実装領域（６）のアドレスを未使用領域サイズ内の所定サイズ分、割り当てるための割当てをアドレス割当て／制御インタフェース部（８）で実行する手順と、

診断プログラムで診断対象とする仮想アドレス空間をその割り当てられた主記憶アドレス空間に、再割当てする処理をアドレス空間再割当て／制御インタフェース部（１２）で実行する手順と、

割り当てられた主記憶アドレス空間のアドレスバスの良否を診断する手順と、

さらに、未使用領域（５ｂ）へ未実装領域（６）の次の所定サイズ分を割り当てるための割当てと診断プログラムの診断対象とする仮想アドレス空間をその割り当てられたアドレス空間に再割当てする処理をそれぞれ同様に、アドレス割当て／制御インタフェース部（８）とアドレス空間再割当て／制御インタフェース部（１２）とで実行し、診断プログラムでその割り当てられたアドレス空間を診断し、これを未実装領域（６）の最終アドレスに至るまで繰り返し実行することで、未実装領域（６）のアドレスバスの良否を診断する手順と、

また、未使用領域（５ｂ）のアドレスを当初のアドレスに戻す処理をアドレス割当て／制御インタフェース部（８）で実行する手順と、

診断プログラムローディング位置を未使用領域（５ｂ）内の任意の位置へ移動する処理をプログラム移動／制御インタフェース部（９）で実行する手順と、

診断プログラムの診断対象とする仮想アドレス空間を主記憶の診断プログラムの元のローディングアドレス空間

に再割当てする処理をアドレス空間再割当て／制御インタフェース部（１２）で実行する手順と、

診断プログラムの元のローディング域（５ａ）のアドレスバスの良否を診断させる手順とを実行するためのプログラムを記録した請求項６に記載のコンピュータ読み取り可能な記録媒体。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は中央処理装置、主記憶制御装置と主記憶装置を持つシステムの主記憶アドレスバスの良否を診断する主記憶アドレスバス診断方法およびその診断装置並びに記録媒体に関する。

【０００２】

【従来の技術】アドレスバスは主記憶装置をアクセスする場合に、そのアクセスする特定の場所を示すアドレス情報が主記憶装置に送信される伝走路を言う。これには中央処理装置からの伝走路や入出力装置からの伝走路がある。

【０００３】従来、主記憶装置の歯抜け実装のできないシステムでは、主記憶装置をアクセスする全てのアドレスバスの良否を診断するには、そのアドレスバスに対応する主記憶装置を全て実装して診断していた。

【０００４】図６に従来の全てのアドレスバスを診断する場合の構成図の例を示す。中央処理装置２１、主記憶制御装置２２、主記憶装置２３からなるシステムで、主記憶装置２３には全てのアドレスバスに対応する主記憶装置を実装している。

【０００５】まず、診断プログラムで未使用領域２４ｂのアドレスバスの良否を診断する。

【０００６】ついで、診断プログラムローディング位置を未使用領域２４ｂの任意の位置に移動し、元の診断プログラムローディング域２４ａのアドレスバスの良否を診断することで全てのアドレスバスの良否を診断していた。

【０００７】

【発明が解決しようとする課題】しかしながら、診断対象システムの主記憶装置がフル実装されていることは増設オプションの主記憶装置が全て注文された場合だけのため、通常、アドレスバスの診断の都度、主記憶装置をフル実装とするための装着作業が必要となり、また、診断のために必要数の主記憶装置を常備しなければならないという問題があった。

【０００８】そのため本出願の課題は、主記憶装置の歯抜け実装のできないシステムにおいて、必要最小限の主記憶装置構成で全てのアドレスバスの良否が診断できることである。

【０００９】

【課題を解決するための手段】上記の問題点を解決するために本発明は診断装置に主記憶装置の実装領域と未実装領域の主記憶アドレスの割当て状態を通知する機能と

その制御インタフェース、主記憶装置の実装領域のうち未使用領域を通知する機能とその制御インタフェース、主記憶装置のアドレスを割り当てる機能を制御するインタフェース、任意の仮想アドレス空間を任意の主記憶アドレス空間に、その仮想アドレスを変えることなく再割当てする機能とその制御インタフェース、診断プログラム自身のローディング位置を任意の主記憶アドレス位置に移動させる機能とその制御インタフェースを設け、診断プログラムでこれらの仕組みを使って、まず、実装領域の未使用領域を認識して、未使用領域のアドレスバスの良否を診断プログラムで診断する。ついで未実装領域を認識し、未実装領域のアドレスを未使用領域に何回かに分けて割当て、その割り当てられたアドレスバスを診断することで未実装領域のアドレスバスの良否を診断したり、診断プログラムローディング位置を未使用領域の任意の位置に移動させ、元の診断プログラムローディング域のアドレスバスの良否を診断する。診断装置にこのような仕組みを設けたことで、診断プログラム容量の2倍以上の必要最小限の主記憶装置の構成で全てのアドレスバスの良否の診断を可能としている。

#### 【0010】

【発明の実施の形態】図1は本発明の原理構成図である。

【0011】本発明は中央処理装置1、主記憶装置へのデータの書き込みと読み込みを制御する主記憶制御装置3、データを記憶する主記憶装置4、主記憶装置のアドレスバスの診断機能を実行する診断装置7、パリティまたはECCのエラー検出を行うチェック機構2で構成されている。

【0012】主記憶装置4は診断プログラムがローディングされる診断プログラムローディング域5a、実装領域5の内使われていない領域の未使用領域5b、主記憶装置の実装されていないアドレス領域の未実装領域6にて構成される。診断プログラムローディング域5aの診断の際は診断プログラム自身を未使用領域5bに移動する。

【0013】診断装置7はアドレス割当て／制御インタフェース部8、プログラム移動／制御インタフェース部9、主記憶割当て状態通知／制御インタフェース部10、未使用領域通知／制御インタフェース部11、アドレス空間再割当て／制御インタフェース部12で構成される。各部の働きは以降に述べる。

【0014】アドレス割当て／制御インタフェース部8は、主記憶制御装置3が持つ主記憶装置4のアドレス割当て処理を実行する。

【0015】プログラム移動／制御インタフェース部9は、診断プログラムローディング位置を任意の主記憶アドレス位置に移動する処理を実行する。

【0016】主記憶割当て状態通知／制御インタフェース部10は、主記憶装置4の実装領域5と未実装領域6

を通知する処理を実行する。

【0017】未使用領域通知／制御インタフェース部11は主記憶装置4の実装領域5の内、未使用領域5bを通知する処理を実行する。

【0018】アドレス空間再割当て／制御インタフェース部12は任意の仮想アドレス空間を任意の主記憶アドレス空間にその仮想アドレスを変えることなく再割当てする処理を実行する。

【0019】上記のように中央処理装置1、主記憶制御装置3、主記憶装置4、診断装置7からなる装置の主記憶装置4の全てのアドレスバスの診断方法の詳細を未使用領域5bの診断、未実装領域6の診断、診断プログラムローディング域5aの診断に分けて以下に説明する。なお、未使用領域5bのアドレスバスは最初に診断する。理由は未実装領域6と診断プログラムローディング域5aのアドレスバスの診断に未使用領域5bを使用するため、未使用領域5bのアドレスバスが良好であることが前提となるからである。

【0020】未使用領域5bの診断は、まず主記憶装置4の実装領域5と未実装領域6を主記憶割当て状態通知／制御インタフェース部10で認識し、実装領域5のうち未使用領域5bを未使用領域通知／制御インタフェース部11で認識する。ついで、診断プログラムの診断対象とする仮想アドレス空間を未使用領域5bの主記憶アドレス空間にアドレス空間再割当て／制御インタフェース部12で再割当てし、その主記憶アドレス空間のアドレスバスの良否の診断を診断プログラムでのテストデータの書き込みと読み込み、読み込んだデータのテストデータとの比較で実行する。

【0021】ここで、主記憶制御装置3がパリティまたはECCのチェック機構2を持つ場合においては、データの書き込みとともにエラー検出と、エラーを検出した場合はそのアドレスと書き込み時のエラーであるとのエラー表示を、また、データの読み込みとともにエラー検出と、エラーを検出した場合はそのアドレスと読み込み時のエラーであるとのエラー表示を診断プログラムが行う。

【0022】未実装領域6の診断は、未使用領域5bに未実装領域6のアドレスを未使用領域サイズ内の所定サイズ分、割り当てるための割当てをアドレス割当て／制御インタフェース部8で実行し、診断プログラムの診断対象とする仮想アドレス空間をその割り当てられた主記憶アドレス空間に再割当てする処理をアドレス空間再割当て／制御インタフェース部12で実行し、その主記憶アドレス空間のアドレスバスの良否の診断を診断プログラムでのテストデータの書き込みと読み込み、そして、読み込んだデータのテストデータとの比較で実行する。

【0023】ついで、未使用領域5bへ未実装領域6の内の次の所定サイズ分のアドレスを割り当てるための割当てと診断プログラムの診断対象とする仮想アドレス空

間のその割り当てられた主記憶アドレス空間への再割当てをそれぞれ同様に、アドレス割当て／制御インタフェース部8とアドレス空間再割当て／制御インタフェース部12とで実行し、その主記憶アドレス空間のアドレスバスの良否の診断を診断プログラムでのテストデータの書き込みと読み込み、読み込んだデータのテストデータとの比較で実行し、これを未実装領域6の最終アドレスに至るまで繰り返し実行する。更に、未使用領域5bを元の主記憶アドレスに戻す処理をアドレス割当て／制御インタフェース部8で実行する。以上で未実装領域6のアドレスバスが診断できる。ここで、主記憶制御装置3がパリティまたはECCのチェック機構2を持つ場合にエラー検出とエラー表示が可能なことは未使用領域5bのアドレスバスの診断の場合と同様である。

【0024】プログラムローディング域5aの診断は、まず、診断プログラム自身のローディング位置を未使用領域5bの任意の位置にプログラム移動／制御インタフェース部9の働きで移動し、その後、診断プログラムの診断対象とする仮想アドレス空間を診断プログラムの元のローディングアドレス空間に割当て、その主記憶アドレス空間のアドレスバスの良否の診断を診断プログラムでのテストデータの書き込みと読み込み、読み込んだデータのテストデータとの比較で実行する。ここで、主記憶制御装置3がパリティまたはECCのチェック機構2を持つ場合にエラー検出とエラー表示が可能なことは未実装領域6のアドレスバスの診断の場合と同様である。

【0025】以上のように診断装置7に主記憶装置4を制御する機能と診断プログラムのローディング位置を移動する機能を持たせ、診断プログラムでこれらの機能を駆使することで、診断プログラムサイズの2倍以上の必要最小限の主記憶装置があれば、未実装領域6を含め主記憶装置の全てのアドレスバスが診断できる。

【0026】また、主記憶制御装置3がパリティまたはECCのチェック機構2を持つ場合においては、データ書き込み時やデータ読み込み時においてもエラーを検出できる。

【0027】なお、図1の診断装置7を使って実行する主記憶装置4の未使用領域5bのアドレスバスの良否の診断機能と、未実装領域6のアドレスを未使用領域5bに何回かに分けて割り当てて未実装領域6のアドレスバスの良否を診断する機能と、診断プログラムローディング位置を未使用領域5bの任意の位置に移動させて元の診断プログラムローディング域5aのアドレスバスの良否を診断する機能とを実現するためのプログラムをコンピュータ読取り可能な適切な種々のプログラム記録媒体に記録する。

【0028】

【実施例】続いて本発明の一実施例を図面を基に説明する。

【0029】まずは図2を基に一実施例の装置の構成図

を説明する。この装置は中央処理装置1、主記憶制御装置3、主記憶装置4、診断装置7、I/Oバス13、入出力装置14、バスブリッジ15、システムバス16から構成される。

【0030】このうちI/Oバス13、バスブリッジ15、システムバス16はアドレスバスに相当する。

【0031】主記憶装置4をアクセスするアドレスや書き込みや読み込みのデータは中央処理装置1からの場合はシステムバス16を通じて、また、入出力装置14からの場合はI/Oバス13とバスブリッジ15経由でシステムバス16を通してやりとりされる。

【0032】主記憶装置4は、実装領域5と未実装領域6とで構成される。また、実装領域5は診断プログラムローディング域5aと未使用領域5bから構成される。

【0033】診断装置7はアドレス割当て／制御インタフェース部8、プログラム移動／制御インタフェース部9、主記憶割当て状態通知／制御インタフェース部10、未使用領域通知／制御インタフェース部11、アドレス空間再割当て／制御インタフェース部12で構成される。各部の働きは先の発明の実施の形態にて詳述につき説明を省略する。

【0034】次いで、図3の一実施例の診断プログラムフローチャートを基に診断方法を説明する。

【0035】ステップST01：主記憶装置4の実装領域5と未実装領域6とを主記憶割当て状態通知／制御インタフェース部10で認識し、実装領域5のうち未使用領域5bを未使用領域通知／制御インタフェース部11で認識する。ついで、診断プログラムの診断対象とする仮想アドレス空間を未使用領域5bの主記憶アドレス空間にアドレス空間再割当て／制御インタフェース部12で再割当てする。

【0036】ステップST02：未使用領域5bへテストデータを書き込み、また、読み込む。

【0037】ステップST03：読み込んだデータをテストデータと比較する。全て一致の場合はステップST04へ進み、不一致ならステップST09へ分岐する。

【0038】ステップST04：未使用領域5bに未実装領域6のアドレスを未使用領域サイズ内の所定サイズ分、割り当てるための割当てをアドレス割当て／制御インタフェース部8で実行し、診断プログラムの診断対象とする仮想アドレス空間をその割り当てられた主記憶アドレス空間に再割当てする処理をアドレス空間再割当て／制御インタフェース部12で実行する。

【0039】ステップST05：未使用領域5bへテストデータを書き込み、また、読み込む。

【0040】ステップST06：読み込んだデータをテストデータと比較する。全て一致の場合はステップST07へ進み、不一致の場合はステップST09へ分岐する。

【0041】ステップST07：未使用領域5bへ割り

当てられていたアドレス範囲が未実装領域6の最終アドレスを含むものか判定し、含んでいる場合はステップST10へ進む。含んでいない場合はステップST08へ進む。

【0042】ステップST08：未使用領域5bへ未実装領域6の内の次の所定サイズ分のアドレスを割り当てるための割当てと診断プログラムの診断対象とする仮想アドレス空間のその割り当てられた主記憶アドレス空間への再割当てをそれぞれ、アドレス割当て／制御インタフェース部8とアドレス空間再割当て／制御インタフェース部12とで実行する。ついで、その割り当てられた未使用領域5bのアドレスバスの良否を診断するため、ステップST05へ戻る。

【0043】ステップST09：診断プログラムはエラーのあった主記憶アドレス、テストデータ、読み込んだデータを表示し、エラー終了する。

【0044】ステップST10：診断プログラム自身のローディング位置を未使用領域5bの任意の位置にプログラム移動／制御インタフェース部9の働きで移動し、その後、診断プログラムの診断対象とする仮想アドレス空間を診断プログラムの元のローディングアドレス空間に再割当てする処理をアドレス空間再割当て／制御インタフェース部12で実行する。

【0045】ステップST11：診断プログラムの元のローディング域へテストデータを書き込み、また、読み込む。

【0046】ステップST12：読み込んだデータをテストデータと比較する。全て一致の場合は診断を正常終了する。不一致の場合はステップST09へ分岐する。

【0047】この発明は図2に示すような中央処理装置1、主記憶制御装置3、主記憶装置4を備え、主記憶4の実装領域5として診断プログラムの2倍以上の必要最小限の容量を持つあらゆる装置の全てのアドレスバスの診断に適用できる。

【0048】また、この発明は図2のような入出力装置14からI/Oバス13、バスブリッジ15、システムバス16等を経由して主記憶装置4をアクセスする場合のアドレスバスの診断にも適用できる。

【0049】一方、主記憶制御装置3にパリティまたはECCのチェック機構2を持つ場合の診断方法の一実施例を図面を基に説明する。

【0050】まずは図4を基にこのチェック機構2を持つ場合の一実施例の装置の構成図を説明する。この装置は中央処理装置1、パリティまたはECCのエラー検出を行うチェック機構2、主記憶制御装置3、主記憶装置4、診断装置7、I/Oバス13、入出力装置14、バスブリッジ15、システムバス16から構成される。

【0051】主記憶装置4は、実装領域5と未実装領域6とで構成される。また、実装領域5は診断プログラムローディング域5aと未使用領域5bから構成される。

【0052】診断装置7はアドレス割当て／制御インタフェース部8、プログラム移動／制御インタフェース部9、主記憶割当て状態通知／制御インタフェース部10、未使用領域通知／制御インタフェース部11、アドレス空間再割当て／制御インタフェース部12で構成される。各部の働きは先の発明の実施の形態にて詳述につき説明を省略する。

【0053】次いで、図5のチェック機構を持つ場合の一実施例の診断プログラムフローチャートを基に診断方法を説明する。

【0054】ステップST21：主記憶装置4の実装領域5と未実装領域6とを主記憶割当て状態通知／制御インタフェース部10で認識し、実装領域5のうち未使用領域5bを未使用領域通知／制御インタフェース部11で認識する。ついで、診断プログラムの診断対象とする仮想アドレス空間を未使用領域5bの主記憶アドレス空間にアドレス空間再割当て／制御インタフェース部12で再割当てする。

【0055】ステップST22：未使用領域5bへテストデータを書き込み、また、読み込む。

【0056】ステップST23：テストデータの書き込み時又は読み込み時にエラーが検出されたか判定する。エラーが検出された場合はステップST31のエラー表示の処理へ進む。エラーが検出されなかった場合はステップST24の処理へ進む。

【0057】ステップST24：読み込んだデータをテストデータと比較する。全て一致の場合はステップST25へ進み、不一致ならステップST32へ分岐する。

【0058】ステップST25：未使用領域5bに未実装領域6のアドレスを未使用領域サイズ内の所定サイズ分、割り当てるための割当てをアドレス割当て／制御インタフェース部8で実行し、診断プログラムの診断対象とする仮想アドレス空間をその割り当てられた主記憶アドレス空間に再割当てする処理をアドレス空間再割当て／制御インタフェース部12で実行する。

【0059】ステップST26：未使用領域5bへテストデータを書き込み、また、読み込む。

【0060】ステップST27：テストデータの書き込み時又は読み込み時にエラーが検出されたか判定する。エラーが検出された場合はステップST31のエラー表示の処理へ進む。エラーが検出されなかった場合はステップST28の処理へ進む。

【0061】ステップST28：読み込んだデータをテストデータと比較する。全て一致の場合はステップST29へ進み、不一致の場合はステップST32へ分岐する。

【0062】ステップST29：未使用領域5bへ割り当てられていたアドレス範囲が未実装領域6の最終アドレスを含むものか判定し、含んでいる場合はステップST33へ分岐する。含んでいない場合はステップST3



0へ進む。

【0063】ステップST30：未使用領域5bへ未実装領域6の内の次の所定サイズ分のアドレスを割り当てるための割当てと診断プログラムの診断対象とする仮想アドレス空間のその割り当てられた主記憶アドレス空間への再割当てをそれぞれ、アドレス割当て／制御インタフェース部8とアドレス空間再割当て／制御インタフェース部12とで実行する。ついで、その割り当てられた未使用領域5bのアドレスバスの良否を診断するため、ステップST26へ戻る。

【0064】ステップST31：書き込みでエラーが検出された場合は書き込み時のエラーであること、その主記憶アドレスとテストデータをエラー表示し、異常終了する。一方、読み込みでエラーが検出された場合は読み込み時のエラーであること、その主記憶アドレス、テストデータと読み込んだデータをエラー表示し、異常終了する。

【0065】ステップST32：診断プログラムはエラーのあった主記憶アドレス、テストデータ、読み込んだデータを表示し、エラー終了する。

【0066】ステップST33：診断プログラム自身のローディング位置を未使用領域5bの任意の位置にプログラム移動／制御インタフェース部9の働きで移動し、その後、診断プログラムの診断対象とする仮想アドレス空間を診断プログラムの元のローディングアドレス空間に再割当てする処理をアドレス空間再割当て／制御インタフェース部12で実行する。

【0067】ステップST34：診断プログラムの元のローディング域へテストデータを書き込み、また、読み込む。

【0068】ステップST35：テストデータの書き込み時又は読み込み時にエラーが検出されたか判定する。エラーが検出された場合はステップST31のエラー表示の処理へ進む。エラーが検出されなかった場合はステップST36の処理へ進む。

【0069】ステップST36：読み込んだデータをテストデータと比較する。全て一致の場合は診断を正常終了する。不一致の場合はステップST32へ分岐する。

【0070】

【発明の効果】本発明は以下のような効果がある。

【0071】診断プログラムの2倍以上の必要最小限の主記憶装置の構成で全てのアドレスバスの診断ができる。これによって、例えば、製品試験時の場合は、当診

断に当たって一々主記憶装置をフル実装する手間が省け、そのために増設用の主記憶装置を常備する必要がなくなる。顧客システムの主記憶装置を増設する場合には、事前にアドレスバスの良否が診断可能となる。顧客システムが故障修理のため工場に戻ってきた場合には、そのシステムに該当する主記憶装置の在庫が無い場合でも必要最小限の主記憶装置が正常ならアドレスバスの診断が可能となる。

【0072】また、入出力装置から主記憶装置をアクセスしている場合のアドレスバスの診断にも適用できる。

【0073】更に、主記憶制御装置にパリティまたはECCのチェック機構を持つ場合においては、テストデータの書き込み時やデータの読み込み時においてもエラー検出ができ、書き込み時のエラーか読み込み時のエラーかというエラー要因の分析も容易となり、なお、修理における再現確認においても、一々データ比較の処理まで待たなくても再現可能となり、その分時間の浪費を防止できる。

【図面の簡単な説明】

【図1】本発明の原理構成図である。

【図2】一実施例構成図である。

【図3】一実施例の診断プログラムフローチャートである。

【図4】チェック機構を持つ場合の一実施例構成図である。

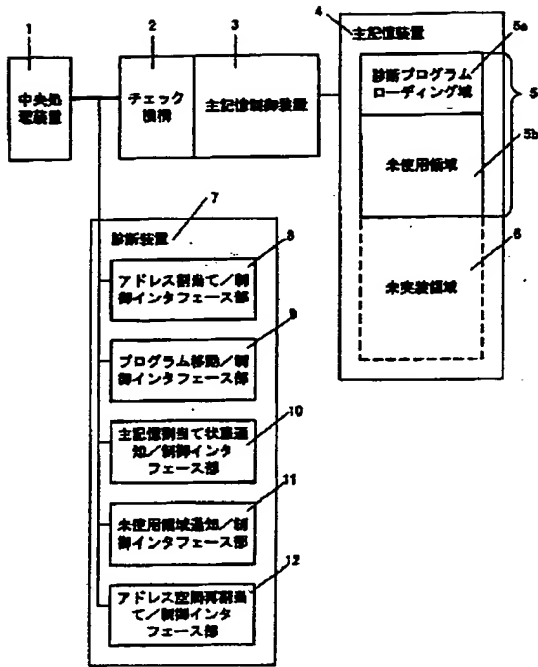
【図5】チェック機構を持つ場合の一実施例の診断プログラムフローチャートである。

【図6】従来の診断時の構成図である。

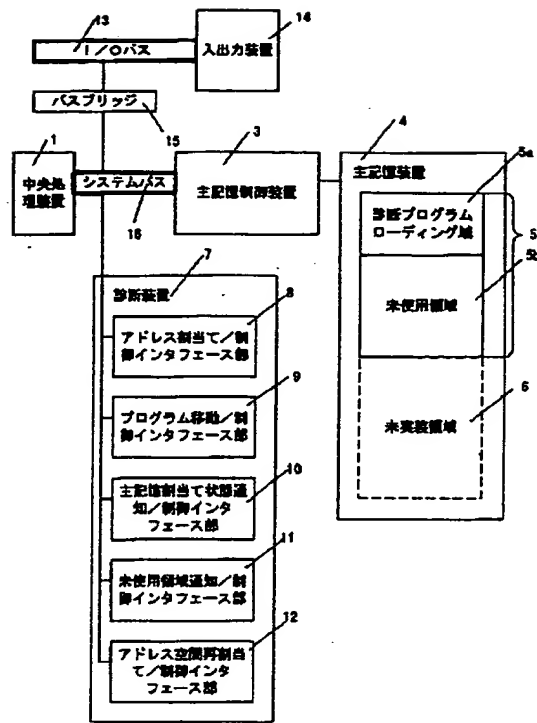
【符号の説明】

- 1 中央処理装置
- 2 チェック機構
- 3 主記憶制御装置
- 4 主記憶装置
- 5 実装領域
- 5a 診断プログラムローディング域
- 5b 未使用領域
- 6 未実装領域
- 7 診断装置
- 8 アドレス割当て／制御インタフェース部
- 9 プログラム移動／制御インタフェース部
- 10 主記憶割当て状態通知／制御インタフェース部
- 11 未使用領域通知／制御インタフェース部
- 12 アドレス空間再割当て／制御インタフェース部

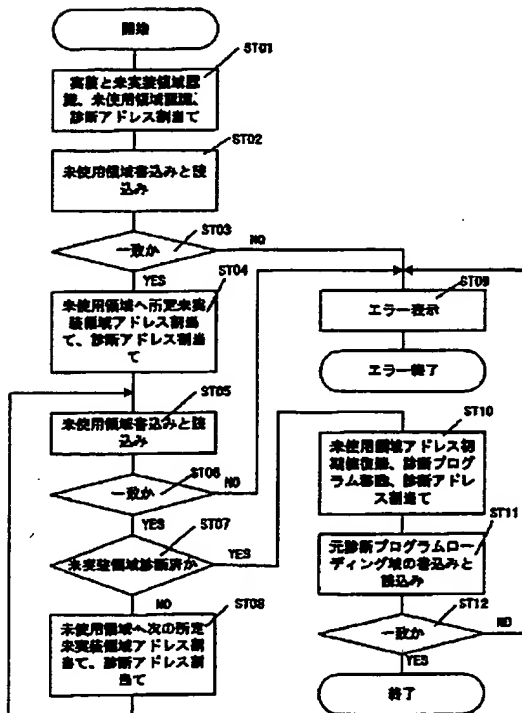
【図1】



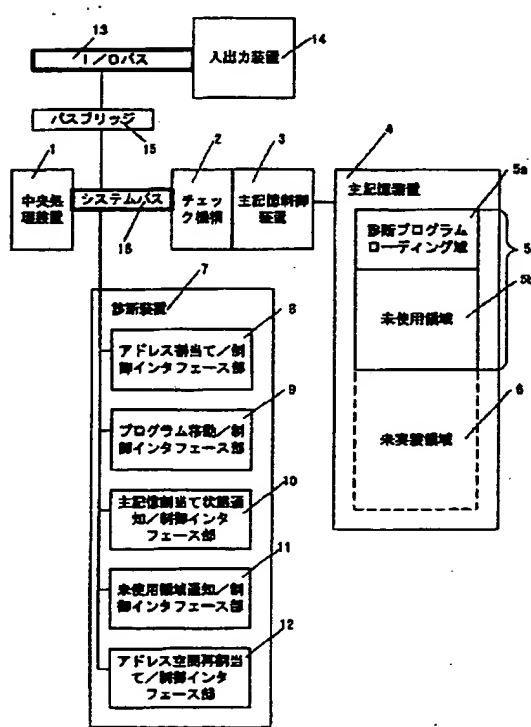
【図2】



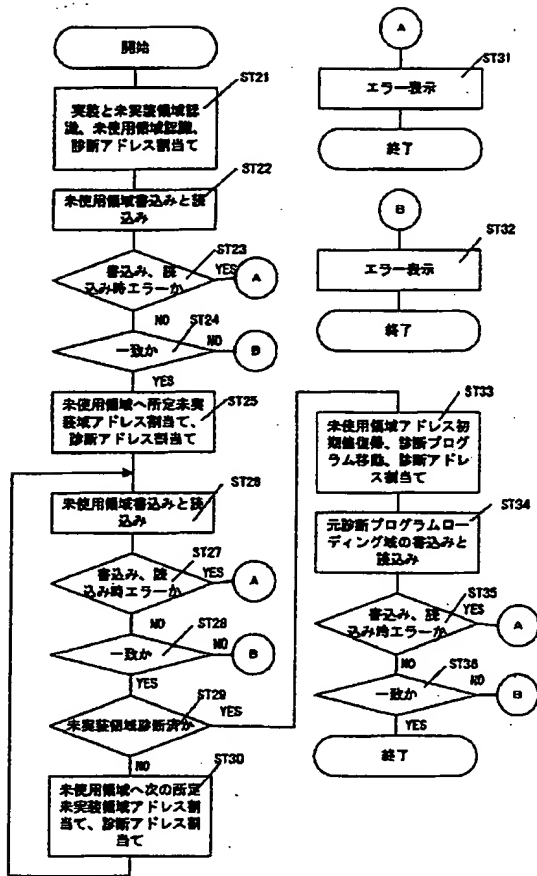
【図3】



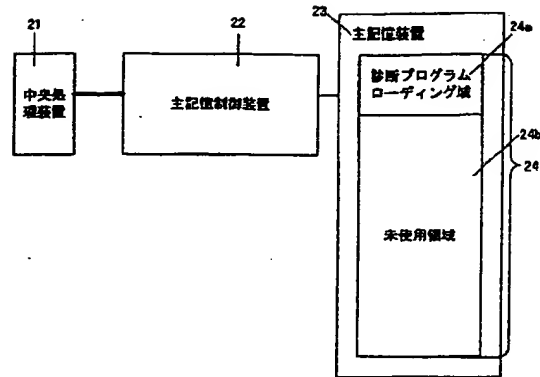
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 松下 一

石川県河北郡宇ノ気町宇野気ヌ98番地の

2 株式会社ピーエフユー内

